

MANUFACTURE OF GALLIUM NITRIDE BASED COMPOUND SEMICONDUCTOR CHIP

Patent Number: JP7142763
Publication date: 1995-06-02
Inventor(s): NAKAMURA SHUJI; others: 01
Applicant(s): NICHIA CHEM IND LTD
Requested Patent: ☐ JP7142763
Application Number: JP19930288365 19931117
Priority Number(s):
IPC Classification: H01L33/00; H01L21/301; H01S3/18
EC Classification:
Equivalents: JP3227287B2

Abstract

PURPOSE: To prevent cracks and chippings from being generated on a cutting surface, by further forming a second linear dividing groove whose depth is not less than the depth reaching a sapphire substrate in the inner part of a first dividing groove provided on the sapphire substrate, and by so adjusting the width of the second dividing groove that it is smaller than the width of the first dividing groove.

CONSTITUTION: On a sapphire substrate 1, a first dividing groove 11 is formed and a second linear dividing groove 22 is formed newly whose width W2 is smaller than a width W1 of the first dividing groove 11. Moreover, the depth of the second dividing groove 22 is made not less than the depth reaching the sapphire substrate 1. Further, since the depth of the second dividing groove 22 is made not less than the depth reaching the sapphire substrate 1, the cutting place wherein the division into chips is performed is limited only to the place present on the sapphire substrate 1. Thereby, the shape of an objective nitride semiconductor can be controlled accurately, and the substrate 1 can be divided accurately into chip. Therefore, the accurate cutting of the semiconductor is made possible with a high yield.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE COPY

(12)公開特許(A)

(54)【発明の名称】窒化ガリウム系化合物半導体チップの製造方法

(11)特許出願公開番号

特開平7-142763

(全6頁)(3)

審査請求 未請求 請求項の数 4

(43)公開日 平成7年(1995)6月2日

(71) 出願人	日亜化学工業株式会社(徳島)	(51)Int.Cl. ⁴	識別記号 技術
(72) 発明者	中村 修二, 山田 元量	B01L 33/00	A
		21/301	
		B01S 3/18	
(21) 出願番号	特願平5-288365		
(22) 出願日	平成5年(1993)11月17日	FI	
		B01L 21/78	S

(57)【要約】

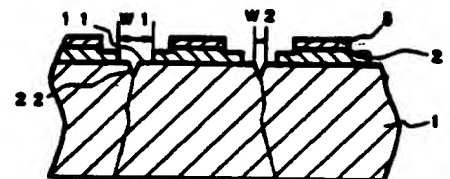
【目的】 サファイアを基板とする窒化物半導体ウェーハをチップ状に分離するに際し、切断面のクラック、チップングの発生を防止し、歩留良く、所望の形状、サイズを得る窒化物半導体チップの製造方法を提供することであり、特に、電極を設けるためにエッチングされた窒化物半導体の結晶性を損ねることなく、数多くのチップを得る。

【構成】 予め電極を設けるためにエッチングされた窒化ガリウム系化合物半導体層2とは別に、新たに窒化ガリウム系化合物半導体層2にエッチングを行い、第一の割り線11を所望のチップ形状で線状に形成し、その第一の割り線11の上から、新たに第二の割り線22をサファイア基板1に達する深さ以上で線状に形成して、第一の割り線の線幅(W1)よりも、第二の割り線の線幅(W2)を狭く調整した後、チップ状に分離する。

【産業上の利用分野】 本発明は、青色、緑色あるいは赤色発光ダイオード、レーザーダイオード等の発光デバイスに使用される窒化ガリウム系化合物半導体チップの製造方法に係り、特に、サファイア基板上に一般式 $\text{In}_x\text{Al}_{1-x}\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x < 1, 0 \leq y < 1$) で表される窒化ガリウム系化合物半導体(以下、窒化物半導体と記載する。)が積層された窒化物半導体ウェーハをチップ状に切断する方法に関する。

【特許請求の範囲】

【請求項1】 予めp型層あるいはn型層の電極形成面が露出するようにエッチングされた窒化ガリウム系化合物半導体をサファイア基板上に備えた窒化ガリウム系化合物半導体ウェーハをチップ状に分離する方法において、



前記窒化ガリウム系化合物半導体の電極形成面のエッチングとは別に、新たに窒化ガリウム系化合物半導体面にエッチングを行い、第一の割り線を所望のチップサイズで線状に形成する工程と、

前記第一の割り線の上から、さらに第二の割り線をサファイア基板に達する深さ以上で線状に形成すると共に、第一の割り線の線幅(W1)よりも、第二の割り線の線幅(W2)を狭く調整する工程と、

前記第二の割り線に沿って前記ウェーハをチップ状に分離する工程とを具備することを特徴とする窒化ガリウム系化合物半導体チップの製造方法。

【請求項2】 前記第一の割り線を、サファイア基板に達する深さで形成することを特徴とする請求項1に記載の窒化ガリウム系化合物半導体チップの製造方法。

【請求項3】 前記第一の割り線または前記第二の割り線を形成する前に、前記ウェーハのサファイア基板を研磨して、サファイア基板の厚さを200μm以下に調整する工程を具備することを特徴とする請求項1または請求項2に記載の窒化ガリウム系化合物半導体チップの製造方法。

【請求項4】 前記第二の割り線をスクライブにより形成することを特徴とする請求項3に記載の窒化ガリウム系化合物半導体チップの製造方法。

【図面の簡単な説明】

【図1】 本発明の製造方法の一工程を説明する模式断

R009745

TEST AVAILABLE COPY

断面図。

【図2】 本発明の製造方法の一工程を説明する模式断面図。

【図3】 本発明の製造方法の一工程を説明する模式断面図。

【図4】 本発明の製造方法の一工程を説明する模式断面図。

【図5】 本発明の製造方法の一工程を説明する模式断面図。

【図6】 本発明の製造方法の一工程を説明する模式断面図。

【図7】 本発明の製造方法の一工程を説明する拡大模式断面図。

式断面図。

【図8】 本発明の製造方法の一工程を説明する拡大模式断面図。

【図9】 本発明の製造方法の一工程を説明する平面図。

【符号の説明】

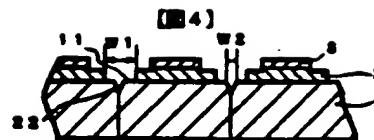
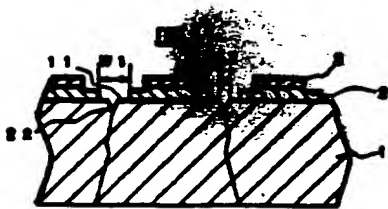
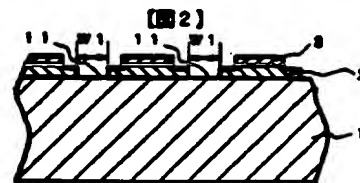
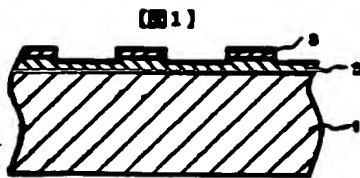
1・・・サファイア基板

2・・・n型層

3・・・p型層

11・・・第一の覆り膜

22・・・第二の覆り膜



BEST AVAILABLE COPY

R009746

